

## KOREAN PATENT ABSTRACTS

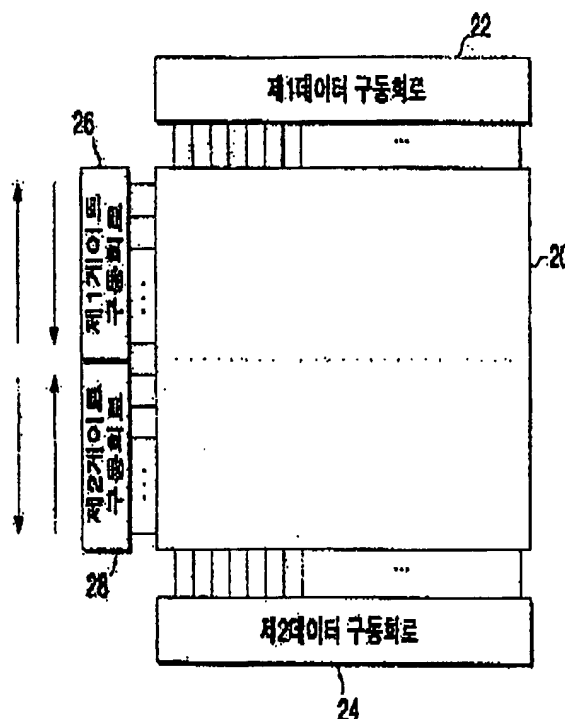
(11) Publication number : **20000060831 A**(43) Date of publication of specification : **16.10.2000**(21) Application number : **19990009455**(71) Applicant : **LG.PHILIPS LCD CO., LTD.**(22) Date of filing : **19.03.1999**(72) Inventor : **HA, YONG MIN**

(51) Int. Cl

**G09G 3/36****(54) METHOD FOR DRIVING LCD****(57) Abstract :**

**PURPOSE:** A method for driving LCD(liquid crystal display) is provided to minimize a screen distortion of a border between an upper part and a lower part when LCD is driven in two parts being upper and lower parts, by changing a driving sequence of a gate line, and makes the same data voltage charge time point of the upper and lower border parts.

**CONSTITUTION:** A method for driving LCD having M gate lines and N data lines drives the data lines in upper and lower parts. A time difference between the driving starting points of adjacent gate lines of the upper and lower border parts of screen is smaller than 2 horizontal period. M gate lines are sequentially driven. The M gate lines are driven in the upper and lower parts, and the gate lines adjacent to the upper and lower border parts are simultaneously driven. Thereby, a screen distortion of a border between an upper part and a lower part is minimized.

**LEGAL STATUS**

Date of request for examination :

Number of opposition :

First disposal :

Date of oppstion :

Date of first disposal :

Number of request for trial :

Number of registration :

Date of request for trial :

Date of registration :

Date of extinction of right :

Copyright (c) 2001 Korean Industrial Property Office.

**BEST AVAILABLE COPY**

【 - 인용발명 한국공개특허공보 2000-60831호(2000.10.16) 1부】

9999

71

공개특허특2000-0060831

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>6</sup>  
G09G 3/36(11) 공개번호 특2000-0060831  
(43) 공개일자 2000년10월16일

(21) 출원번호	10-1999-0009455
(22) 출원일자	1999년03월19일
(71) 출원인	엘지.필립스 엘시디 주식회사    구본준 서울특별시 영등포구 여의도동 20번지엘지.필립스 엘시디 주식회사    론 위라하디락사
(72) 발명자	서울특별시 영등포구 여의도동 20번지 하용민
(74) 대리인	경기도안양시동안구비산동1102-4관악아파트201동1001호 김영호

심사청구 : 없음

## (54) 액정표시장치의 구동방법

## 요약

본 발명은 액정표시패널을 상하로 나누어 구동하는 경우 상하경계부 화면왜곡을 최소화할 수 있는 액정표시장치의 구동방법에 관한 것이다.

본 발명의 액정표시장치 구동방법은 데이터라인을 각각 상하로 분할하여 구동하는 경우 화면의 상하 경계부에 인접하는 게이트라인들 구동시점들간의 시간차가 최소가 되게끔 구동하는 것을 특징으로 한다.

본 발명에 의하면, 화면을 상하로 분할하여 구동하는 경우 게이트라인의 구동순서를 변경하여 상하경계부의 데이터전압 충전시점을 거의 같게 함으로써 상하경계부 화면왜곡을 최소화할 수 있게 된다.

## 도면

## 도8

## 명세서

## 도면의 주요부분 설명

- 도 1은 통상의 아몰퍼스-실리콘 방식의 액정표시장치 구성을 나타내는 도면.  
 도 2는 통상의 폴리-실리콘 방식의 액정표시장치 구성을 나타낸 도면.  
 도 3은 종래의 이분할 방식으로 구동되는 아몰퍼스-실리콘 방식의 액정표시장치 구성을 나타낸 도면.  
 도 4는 도 3에 도시된 제1 및 제2 게이트구동회로의 입출력 신호 타이밍도.  
 도 5는 도 3의 상하경계부에 위치하는 화소에 충전되는 데이터전압과 충전유지전압을 나타낸 신호 타이밍도.  
 도 6은 본 발명의 실시 예에 따른 액정표시장치 구동방법에 적용되는 액정표시장치를 나타낸 도면.  
 도 7은 본 발명의 다른 실시 예에 따른 액정표시장치 구동방법에 적용되는 액정표시장치를 나타낸 도면.  
 도 8은 도 7에 도시된 게이트 구동회로의 입출력 신호 타이밍도.

## &lt;도면의 주요부분에 대한 부호의 간단한 설명&gt;

- |                      |                     |
|----------------------|---------------------|
| 1, 4, 10, 20 : 화상표시부 | 2, 5, 30 : 게이트구동회로  |
| 3, 6 : 데이터구동회로       | 7 : 데이터출력선          |
| 8 : 제어신호 입력라인        | 12, 22 : 제1 데이터구동회로 |
| 14, 24 : 제2 데이터구동회로  | 16, 26 : 제1 게이트구동회로 |
| 18, 28 : 제2 게이트구동회로  |                     |

## 발명의 상세한 설명

공개특허 2000-0060831

## 발명의 목적

## 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 구동방법에 관한 것으로, 특히 화면표시부를 삼하로 나누어 구동하는 경우 상 하중계부 화면외곽을 최소화할 수 있는 액정표시장치의 구동방법에 관한 것이다.

통상의 액정표시장치(Liquid Crystal Display; LCD)는 비디오 신호에 따라 액정셀들의 광투과율을 조정 함으로써 액정셀들이 매트릭스 형태로 배열되어진 화상표시부에 비디오신호에 해당하는 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 액티브 매트릭스(Active Matrix) 형태로 배열된 화상표시부와 그 화상표시부의 액정셀들을 구동하기 위한 구동회로들을 구비한다. 화상표시부에 액티브 매트릭스 형태로 배열된 액정셀 각각은 게이트라인들과 데이터라인들의 교차부에 마련되며 데이터라인으로부터 액정셀에 공급될 비디오신호를 게이트라인으로부터 공급되는 전압에 따라 절환하기 위한 박막트랜지스터(Thin Film Transistor; TFT)를 포함하게 된다. 그리고, 액정표시장치는  $m$ 개의 게이트라인 및  $n$ 개의 데이터라인을 각각 구동하기 위한 게이트구동회로와 데이터구동회로를 구비하게 된다.

도 1을 참조하면, 통상의 아몰퍼스-실리콘 방식의 액정표시장치가 도시되어 있다.

도 1의 아몰퍼스-실리콘 방식의 액정표시장치는 액정셀이 매트릭스 형태로 배열된 화상표시부(1)와, 화상표시부(1)에 배치된  $m$ 개의 게이트라인들( $G_1 \sim G_m$ )을 구동하기 위한 게이트 구동회로(2)와, 화상표시부(1)에 배치된  $n$ 개의 데이터라인들( $D_1 \sim D_n$ )을 구동하기 위한 데이터 구동회로(3)를 구성으로 한다. 화상표시부(1)는  $m$ 개의 게이트라인( $G_1 \sim G_m$ ) 및  $n$ 개의 데이터라인( $D_1 \sim D_n$ )과, 게이트라인( $G_1 \sim G_m$ ) 및 데이터라인( $D_1 \sim D_n$ )의 교차부에 각각 형성된 박막트랜지스터와, 박막트랜지스터에 연결된 액정용량 캐패시터와 보조용량 캐패시터로 구성된다. 여기서, 액정용량 캐패시터는 액정을 사이에 두고 대면하는 상부패널의 공통전극과 박막트랜지스터 어레이 패널에 형성된 화소전극 사이에 형성되는 캐패시터이고, 보조용량 캐패시터는 액정용량 캐패시터에 일정시간 동안 일정값의 전원을 유지하기 위하여 형성된 캐패시터이다. 게이트 구동회로(2)는  $m$ 개의 게이트라인( $G_1 \sim G_m$ )에 각각 접속된 출력선을 가지는 쉬프트 레지스터로 구성되며  $m$ 개의 게이트라인( $G_1 \sim G_m$ )에 순차적으로 게이트구동신호를 인가하여 활성화시키 게 된다. 데이터 구동회로(3)는  $n$ 개의 데이터라인( $D_1 \sim D_n$ )에 각각 접속되는 출력선을 가지며 직렬전 송방식으로 입력되는 영상신호를 수평주기단위로 구분하여  $n$ 개의 데이터라인( $D_1 \sim D_n$ )에 동시에 공급하 게 된다. 다시 말하여, 데이터 구동회로(3)는 게이트 구동회로(2)에 의해 임의의 게이트라인( $G_i$ )이 활성화되면 그 게이트라인( $G_i$ )에 접속된 한 주사라인의 화소들에 대응하는 영상신호를  $n$ 개의 데이터라인( $D_1 \sim D_n$ )에 동시에 인가하게 된다. 이 경우, 1번째 게이트라인( $G_1$ )에 인가되는 게이트 구동신호가 활성화된 상태에서  $n$ 개의 데이터라인( $D_1 \sim D_n$ )에 공급된 영상신호가 화소의 액정용량 캐패시터에 충분히 전달되기 위해서는 얼마간의 계속된 충전시간을 필요로 한다. 그런데, 이러한 아몰퍼스-실 리콘 액정표시장치는 제한된 시간내에 영상신호를 공급해야 하므로 해상도가 증가하는 경우 1수평주기가 짧아지게 되어 그만큼 영상신호의 충전시간을 충분히 확보하기가 어려워 화질이 열화되는 문제점이 있 다.

도 2는 전자의 이동도가 비교적 높은 폴리-실리콘 방식의 액정표시장치가 도시되어 있다.

도 2에 도시된 폴리-실리콘 방식의 액정표시장치는 액정셀이 매트릭스 형태로 배열된 화상표시부(4)와, 화상표시부(4)에 배치된  $m$ 개의 게이트라인들( $G_1 \sim G_m$ )을 구동하기 위한 게이트 구동회로(5)와, 화상표시부(4)에 배치된  $n$ 개의 데이터라인들( $D_1 \sim D_n$ )을 구동하기 위한 데이터 구동회로(6)와, 데이터 구동회로(6)와 데이터라인들( $D_1 \sim D_n$ ) 사이에 접속된  $k$ 개의 디멀티플렉서(7)를 구성으로 한다. 화상표시부(4)는  $m$ 개의 게이트라인( $G_1 \sim G_m$ ) 및  $n$ 개의 데이터라인( $D_1 \sim D_n$ )과, 게이트라인( $G_1 \sim G_m$ ) 및 데이터라인( $D_1 \sim D_n$ )의 교차부에 각각 형성된 박막트랜지스터와, 박막트랜지스터에 연결된 액정용량 캐패시터와 보조용량 캐패시터로 구성된다. 게이트 구동회로(5)는  $m$ 개의 게이트라인( $G_1 \sim G_m$ )에 각각 접속된 출력선을 가지는 쉬프트 레지스터로 구성되며  $m$ 개의 게이트라인( $G_1 \sim G_m$ )에 순차적으로 게이트 구동신호를 인가하여 활성화시키게 된다. 데이터 구동회로(6)는  $k$ 개의 디멀티플렉서(7)에 각각 접속되는 출력선을 가지며 입력되는 영상신호를  $k$ 개의 디멀티플렉서(7)에 동시에 공급하게 된다.  $k$ 개의 디 멀티플렉서(7)는 데이터구동회로(6)의 한 출력라인에 다수개, 즉  $k$ 개의 데이터라인( $D_1 \sim D_k$ )을 접속시킴으로써 데이터구동회로(6)의 소요량을 줄일 수 있도록 한다. 이 경우,  $k$ 개의 디멀티플렉서(7) 각각은 데이터구동회로(6)의 한 출력라인에  $k$ 개의 데이터라인( $D_1 \sim D_k$ )을 선택적으로 접속시키기 위한 스위칭소자로서 전자의 이동도가 높은 폴리-실리콘 박막트랜지스터  $k$ 개로 구성된다. 이  $k$ 개의 박막트랜지스 터는 제어신호 입력라인(8)에 접속되며 제어신호 입력라인(8)을 통해 입력되는 제1 내지 제  $k$ 의 제어신 호(CS)에 따라 데이터구동회로(6)의 한 출력라인에  $k$ 개의 데이터라인( $D_1 \sim D_k$ )을 선택적으로 접속시키 게 된다.

이러한 구성을 가지는 액정표시장치의 동작을 살펴보면, 우선적으로 수평동기신호가 인가되면 게이트 구 동회로(5)는 1번째 게이트라인( $G_1$ )에 인가되는 게이트구동신호를 활성화시키게 된다. 이 게이트구동신 호는 1번째 게이트라인( $G_1$ )과 교차하는  $n$ 개의 데이터라인( $D_1 \sim D_n$ )에 영상신호의 공급이 완료될 때까지 활성화상태로 유지하게 된다. 이와 동시에 데이터구동회로(6)는 디멀티플렉서(7)를 통해  $n$ 개의 데이 터라인( $D_1 \sim D_n$ )에  $k$ 개씩의 영상신호를 공급하게 된다. 이 경우,  $k$ 개의 디멀티플렉서(7) 각각은 제 어신호 입력라인(8)을 통해 제1 제어신호가 입력되면 데이터구동회로(6)의 각 출력라인을 각 디멀티플렉 서(7)에 연결된 첫 번째 데이터라인들( $D_1, D_{k+1}, \dots, D_{(k-1)k+1}$ )에 접속시킴으로써 첫 번째 데이터라 인들( $D_1, D_{k+1}, \dots, D_{(k-1)k+1}$ )에 영상신호가 공급되도록 한다. 같은 방법으로,  $k$ 개의 디멀티플렉 서(7)는 제어신호 입력라인(8)을 통해 제2 내지 제  $k$ 의 제어신호가 입력되면 데이터구동회로(6)의 출력 라인들 해당하는 데이터라인( $D_2, D_{k+2}, \dots, D_{(k-1)k+2}$  내지  $D_k, D_{2k}, \dots, D_n$ )에 접속시킴으로써 영상신호가 공급되도록 한다. 이에 따라, 특정한 게이트라인( $G_i$ )이 활성화된 한 주사라인분의 화소들 은 데이터라인( $D_1 \sim D_n$ )을 통해 비디오 신호에 따라 액정의 광투과율을 조정함으로써 비디오 신호에 해당하는 화상을 표시하게 된다. 이 경우, 데이터라인에 공급되는 영상신호가 화소전극에 충분 히 전달되기 위해서는 얼마간의 지속되는 충전시간을 필요로 한다. 이와 같이, 폴리-실리콘 방식의 액

공개특허 2000-0060831

점포시장은 점순차방식(Point at a time)으로 영상신호를 공급하게 된다. 이러한, 점순차 방식은 회로구성이 간단하며 비교적 화질의 균일도 확보와 수율확보가 용이한 장점이 있다. 반면에, 점순차 방식의 구동회로는 제한된 시간내에  $n$ 개의 데이터라인에 영상신호를 인가해야 하므로 해상도가 증가하거나 데이터라인의 증가와 함께 기생용량이 증가하는 경우 제한된 시간내에 영상신호전압을 충전하는 것이 어렵게 되어 화질이 열화되거나 외부에서 공급하는 비디오소스가 증가해야하는 단점을 안고 있다.

이와 같이, 전술한 아날로그-실리콘 방식 및 폴리-실리콘 방식의 액정표시장치는 화소응전시간이 짧아 데이터를 액정표시장치와 같이 고해상도와 대면적에 적용하기 어려웠다. 특히, 아날로그-실리콘 방식의 액정표시장치에 비하여 누설전류가 큰 폴리-실리콘 방식의 액정표시장치의 경우 더욱 심각한 문제점으로 대두되고 있다.

이를 해결하기 위하여, 도 3에 도시된 바와 같이 화상표시부를 상하로 2분할하여 구동하여 게이트라인의 턴 온 타이밍을 2배 가량 증가시킴으로써 각 화소에서의 데이터신호의 충전시간이 충분히 확보할 수 있는 아날로그-실리콘 방식의 액정표시장치가 등장하게 되었다.

도 3을 참조하면, 화상표시부(10)는 수평방향으로 배열된  $n$ 개의 게이트라인( $GL_1$  내지  $GL_n$ )과, 수직방향으로 배열되고 상하로 분리된  $n$ 개의 데이터라인( $UDL_1$  내지  $UDL_n$ ,  $LDL_1$  내지  $LDL_n$ )과, 게이트라인( $GL_1$  내지  $GL_n$ )과 데이터라인( $UDL_1$  내지  $UDL_n$ ,  $LDL_1$  내지  $LDL_n$ ) 각각의 교차부에 마련된  $m \times n$ 개의 화소를 구비한다. 이러한 구성의 화상표시부(10)를 구동하기 위한 구동회로는 상하로 분리된 데이터라인( $UDL_1$  내지  $UDL_n$ ,  $LDL_1$  내지  $LDL_n$ )을 각각 구동하기 위한 제1 및 제2 데이터 구동회로(12, 14)와, 게이트라인( $GL_1$  내지  $GL_n$ )을 2분할하여 구동하기 위한 제1 및 제2 게이트 구동회로(16, 18)를 구비한다. 제1 게이트 구동회로(16)는 도 4에 도시된 바와 같이 로우상태의 수직동기신호( $V_{sync}$ )가 입력된 직후 하이 상태의 제1 스타트신호( $V_{s1}$ )가 입력되면, 상부  $n/2$ 개의 게이트라인( $GL_1$  내지  $GL_{n/2}$ )에 순차적으로 하이상태의 게이트신호( $V_{g1}$  내지  $V_{g_{n/2}}$ )를 공급하여 활성화시키게 된다. 동시에, 제2 게이트 구동회로(18)는 하이 상태의 제2 스타트신호( $V_{s2}$ )가 입력되면 하부  $n/2$ 개의 게이트라인( $GL_{n/2+1}$  내지  $GL_n$ )에 순차적으로 하이 상태의 게이트신호( $V_{g_{n/2+1}}$  내지  $V_{g_n}$ )를 공급하여 활성화시키게 된다. 이 경우, 제1 및 제2 게이트 구동회로(16, 18)는 첫 번째 게이트라인( $GL_1$ ,  $GL_{n/2+1}$ )부터 순차적으로 활성화시키게 된다. 아울러, 제1 및 제2 데이터구동회로(12, 14) 각각은 제1 및 제2 게이트 구동회로(16, 18)에 의해 특정한 게이트라인( $GL_1$ ,  $GL_{n/2+1}$ )이 선택되면 그 게이트라인( $GL_1$ ,  $GL_{n/2+1}$ )에 접속된 데이터라인( $UDL_1$  내지  $UDL_n$ ,  $LDL_1$  내지  $LDL_n$ )에 1수평주기 분의 영상신호를 동시에 인가하게 된다. 이에 따라, 특정한 게이트라인( $GL_1$ ,  $GL_{n/2+1}$ )이 활성화된 한 주사라인분의 화소들은 데이터라인( $UDL_1$  내지  $UDL_n$ ,  $LDL_1$  내지  $LDL_n$ )을 통해 입력되는 영상신호에 따라 액정의 광투과율을 조정함으로써 비디오신호에 해당하는 화상을 표시하게 된다. 이 경우, 한 프레임의 비디오신호를 입력하여 화면의 상하로 분할하여 비디오신호를 재 배열하여 저장함으로써 제1 및 제2 데이터구동회로(12, 14) 각각에 동시에 공급하는 프레임메모리(도시하지 않음)가 요구된다.

이와 같이, 상하로 분할구동되는 아날로그-실리콘 방식의 액정표시장치는 한 프레임 시간동안  $n/2$ 개씩의 게이트라인만 활성화시키면 되므로 한 주사선의 활성화시간을 종래보다 2배 가량 증가시킬 수 있는 장점이 있다. 다시 말하여, 각 게이트라인의 활성화시간이 증가하므로 영상신호의 충전시간을 2배 정도 증가시킬 수 있거나 같은 충전시간을 유지하는 경우 외부에서 연결하는 비디오라인수를 1/2 정도 줄일 수 있게 된다. 그런데, 전술한 바와 같이 화상표시부를 상하로 분할하여 구동하는 경우 화면의 상하 경계 부분에서 경계선이 나타남으로 인하여 상하경계부의 화면이 왜곡되는 문제점이 발생하고 있다. 이는 상하부 화면이 첫 번째 게이트라인부터 순차적으로 구동되는 경우 상하 경계부에 위치하는 상하 화소에 같은 데이터전압이 인가된 경우에도 인가되는 시점이 다름으로 인하여 충전유지되는 데이터전압이 다르기 때문이다.

상세히 하면, 도 5에 도시된 바와 같이 상부 화면의 마지막 게이트라인( $GL_{n/2}$ )에 연결된 제1 화소에 인가되는 데이터신호( $V_{p1}$ )와 하부 화면의 첫 번째 게이트라인( $GL_{n/2+1}$ )에 연결된 제2 화소에 인가되는 데이터신호( $V_{p2}$ )가 같은 경우에도 충전유지되는 전압차가 발생함으로써 액정셀의 광투과율이 다른으로 인하여 상하의 구분이 생기게 된다. 이는 제1 화소에 데이터가 인가되는 시점에는 제2 화소의 데이터는 화소에 데이터가 인가된 후 거의 1수평주사기간이 경과하였으므로 제2 화소의 데이터전압이 누설전류에 의해 영향받지 않은 상태이기 때문이다. 다시 말하여, 동일한 데이터를 인가하더라도 상측 매트릭스의 하단면의 제1 화소에는 하측 매트릭스의 상단면의 제2 화소보다 많은 데이터전압이 충전유지되기 때문이다.

그리고, 전술한 상하분할 구동방식을 폴리-실리콘 방식의 액정표시장치에 적용하는 경우에도 동일하게 발생하여 화질열화를 초래하고 있다.

#### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 문제점은 화상표시부를 상하로 분할구동하는 경우 상하경계부의 화면왜곡을 최소화할 수 있는 액정표시장치 구동방법을 제공하는 것이다.

#### 발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치 구동방법은 데이터라인을 각각을 상하로 분할하여 구동하는 경우 화면의 상하 경계부에 인접하는 게이트라인들의 구동시점들간의 시간차가 2수평주기보다 작게끔 구동하는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예를 도 6 내지 도 8을 참조하여 상세하게 설명하기로 한다.

공개특허 2000-0060831

도 6은 본 발명의 실시 예에 따른 액정표시장치 구동방법에 적용되는 액정표시장치를 나타낸 것이다.

도 6에 도시된 액정표시장치는 화상표시부(20)의 게이트라인(GL1 내지 GLn)을 2분할하여 구동하기 위한 제1 및 제2 게이트구동회로(26, 28)와, 상하로 분리된 데이터라인(DL1 내지 DLn, DL1 내지 DLn)을 구동하기 위한 제1 및 제2 데이터 구동회로(22, 24)를 구비한다. 화면의 상하경계면에서 충전유지전압에 의해 경계선이 나타나는 것을 방지하기 위하여 제1 및 제2 게이트 구동회로(26, 28)는 게이트라인의 구동순서를 바꾸어 순차적으로 구동하게 된다. 예를 들면, 제1 게이트 구동회로(26)는 첫 번째 게이트라인(GL1)부터  $n/2$ 번째 게이트라인(GL $n/2$ )까지 순차적으로 활성화시키는 반면, 제2 게이트 구동회로(28)는  $n/2+1$ 번째 게이트라인(GL $n/2+1$ )부터  $n$ 번째 게이트라인(GLn)까지 순차적으로 활성화시키게 된다. 또한, 제1 게이트 구동회로(26)가  $n/2$ 번째 게이트라인(GL $n/2$ )부터 첫 번째 게이트라인(GL1)까지 순차적으로 활성화시키는 반면, 제2 게이트 구동회로(28)는  $n/2+1$ 번째 게이트라인(GL $n/2+1$ )부터  $n$ 번째 게이트라인(GLn)까지 순차적으로 활성화시키게 된다. 이에 따라, 화면 상하경계면에 위치하는 화소들에 데이터가 충전되는 시점이 일치하게 됨으로써 충전유지전압에 의한 상하구분선이 나타나지 않게 된다. 이 경우, 한 프레임의 비디오신호를 입력하여 화면의 상하로 분할하여 비디오신호를 제1 및 제2 게이트구동회로(26, 28)의 구동순서에 맞게 재배열하여 저장함으로써 제1 및 제2 데이터구동회로(22, 24) 각각에 동시에 공급하는 프레임메모리(도시하지 않음)가 요구된다.

도 7은 본 발명의 다른 실시 예에 따른 액정표시장치 구동방법에 적용되는 액정표시장치를 나타낸 것이다.

도 7에 도시된 액정표시장치는 화상표시부(20)에 배열된  $m$ 개의 게이트라인(GL1 내지 GL $m$ )을 구동하기 위한 게이트구동회로(30)와, 화상표시부(20)에 상하로 분리되어 배열된  $n$ 개의 데이터라인(DL1 내지 DLn, DL1 내지 DLn)을 각각 구동하기 위한 제1 및 제2 데이터구동회로(22, 24)를 구성으로 한다.  $m$ 개의 게이트라인(GL1 내지 GL $m$ )에 접속된 게이트구동회로(30)는 도 6에 도시된 바와 같이 수직동기신호(sync)가 입력되면  $m$ 개의 게이트라인(GL1 내지 GL $m$ )을 순차적으로 턴-온하여 하이상태의 게이트전압을 공급하여 활성화시키게 된다. 이 경우, 각 게이트라인(GL1 내지 GL $m$ )의 턴-온 시간은 1수평주기(1H)를 유지한다. 제1 데이터구동회로(22)는 게이트 구동회로(30)에 의해 상부의 게이트라인(GL1 내지 GL $m/2$ )이 순차적으로 선택될 때마다 해당 게이트라인에 접속된 화소들에 대응하는 영상신호를 상부 데이터라인(DL1~DL $n$ )에 인가하게 된다. 이어서, 제2 데이터구동회로(24)는 게이트 구동회로(30)에 의해 하부의 게이트라인(GL $m/2+1$  내지 GL $m$ )이 선택될 때마다 해당 게이트라인에 접속된 화소들에 대응하는 영상신호를 하부 데이터라인(DL1~DLn)에 인가하게 된다. 이와 같이, 도 7의 액정표시장치는 데이터라인을 2분할하여 구동할 수 있도록 2개의 데이터 구동회로(22, 24)를 구비하는 반면 게이트구동회로(30)는 한 개만을 구비한다. 이에 따라,  $m$ 개의 게이트라인을 순차적으로 활성화시킴으로써 상하경계부의 화소의 데이터전압 충전시점의 시간차가 작으므로 충전유지전압 차에 의한 경계선은 나타나지 않게 된다. 또한,  $m$ 개의 게이트라인을 순차적으로 활성화시킴으로써 영상 데이터를 재정렬하여 공급하기 위한 외부의 프레임메모리가 불필요하게 된다. 더불어, 화소충전타입이 종류에 비하여 증가하지는 않지만 데이터라인의 로드량을 감소시킬 수 있는 장점이 있다.

#### 본 발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치 구동방법에 의하면 화면을 상하로 분할하여 구동하는 경우 게이트라인의 구동순서를 변형하여 상하경계부의 데이터전압 충전시점을 거의 같게 함으로써 상하 경계부의 화면왜곡을 최소화할 수 있게 된다. 이에 따라, 본 발명에 의하면 상하경계부의 화면왜곡에 의한 화질저하를 방지할 수 있게 된다. 또한, 본 발명에 따른 액정표시장치 구동방법에 의하면 데이터 라인만을 상하로 구분하여 구동하고 게이트라인은 하나의 구동회로에 의해 순차적으로 구동됨으로써 상하경계선이 발생하지 않을 뿐만 아니라 비디오신호의 재정렬을 위한 프레임메모리가 필요없게 된다. 더불어, 데이터라인의 로드량을 감소시킬 수 있는 효과가 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

#### (57) 청구의 범위

##### 청구항 1

$m$ 개의 게이트라인과  $n$ 개의 데이터라인을 구비하는 액정표시장치에서 상기 데이터라인들을 상하로 분할하여 구동하는 방법에 있어서,

화면의 상하 경계부에 인접하는 게이트라인들의 구동시점들간의 시간차가 2수평주기보다 작게끔 구동하는 것을 특징으로 하는 액정표시장치의 구동방법.

##### 청구항 2

제 1 항에 있어서,

상기  $m$ 개의 게이트라인들은 순차적으로 구동되는 것을 특징으로 하는 액정표시장치의 구동방법.

##### 청구항 3

제 1 항에 있어서,

상기  $m$ 개의 게이트라인들은 상하로 분할되어 구동되고 상기 상하경계부에 인접한 게이트라인들은 동시에 구동되는 것을 특징으로 하는 액정표시장치의 구동방법.

##### 청구항 4

제 3 항에 있어서,

상기 상부의 게이트라인은 첫 번째부터  $n/2$  번째까지 순차적으로 구동됨과 동시에 상기 하부의 게이트라인은  $n/2+1$  번째부터  $n$  번째까지 순차적으로 구동되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 5

제 3 항에 있어서,

상기 상부의 게이트라인은  $n/2$  번째부터 첫 번째까지 순차적으로 구동됨과 동시에 상기 하부의 게이트라인은  $n/2+1$  번째부터  $n$  번째까지 순차적으로 구동되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 6

제 1 항에 있어서,

상기 구동방법은 아몰퍼스-실리콘 방식의 액정표시장치에 적용되는 것을 특징으로 하는 액정표시장치의 구동방법.

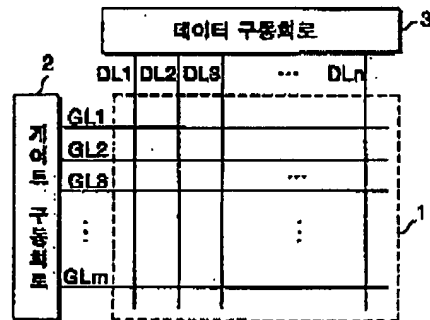
청구항 7

제 1 항에 있어서,

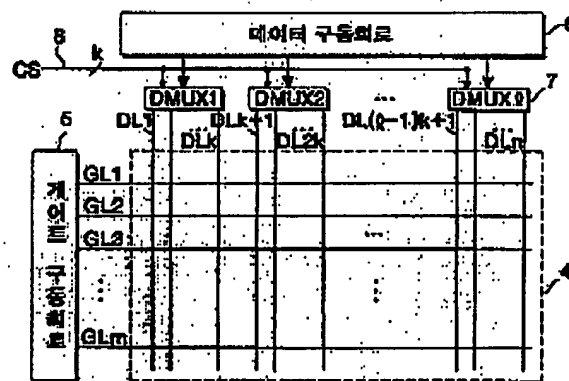
상기 구동방법은 폴리-실리콘 방식의 액정표시장치에 적용되는 것을 특징으로 하는 액정표시장치의 구동방법.

도면

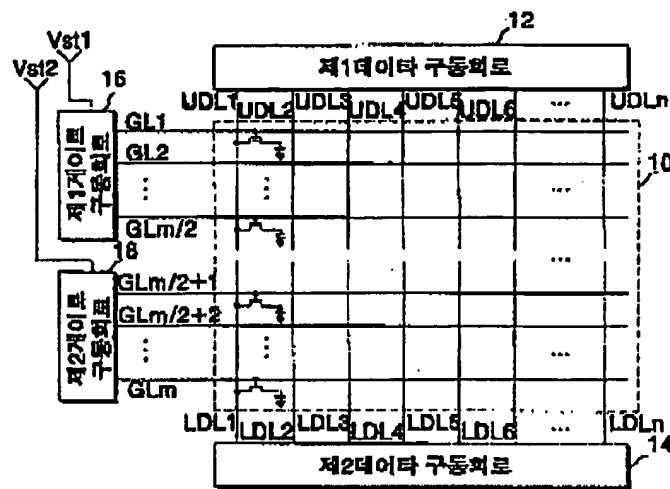
도면1



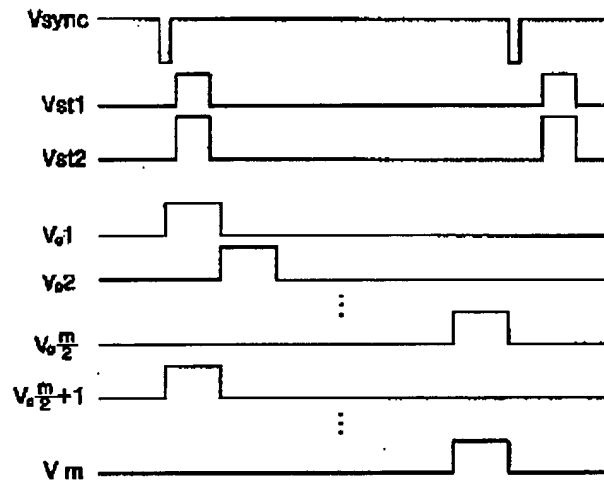
도면2



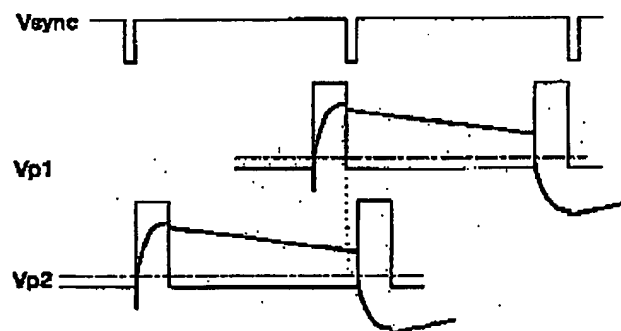
도면3



도면4



도면5







공개특허특2000-0060831

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**